PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2002-352989

(43)Date of publication of application: 06.12.2002

(51)Int.CI.

H05B 41/282 H05B 41/24

(21)Application number: 2001-157545

(71)Applicant: MITSUBISHI ELECTRIC CORP

(22)Date of filing:

(72)Inventor: KAWASAKA YASUHEI

25.05.2001

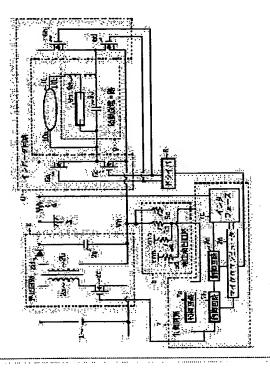
KINOSHITA HIDEHIKO **IWATA AKIHIKO**

URAKABE TAKAHIRO

(54) LIGHTING EQUIPMENT FOR ELECTRIC DISCHARGE LAMP

PROBLEM TO BE SOLVED: To obtain electric discharge lamp lighting equipment, which cancels fade away of an electric discharge lamp, by increasing the output current of a booster circuit during an electric discharge growth phase, after the insulation breakdown of the electric discharge lamp.

SOLUTION: The equipment is constituted with the booster circuit 2, which boosts voltage of a direct-current power supply 1 according to on/off operation of a switching element 2c, a starting electricdischarging circuit 9, which carries out starting of the electric discharge of the electric discharge lamp 10 according to the boosted direct-current voltage, a voltage detection circuit 5, which detects the boosted direct-current voltage, a control circuit 7b, which outputs a pulse modulated with pulse-width-modulation to the switching element 2c, and a control circuit 7a, which intermittently controls the pulse output from the control circuit 7b to the switching element 2c to passing or no-passing, so that the direct-current voltage detected by the voltage detection circuit 5 turns into a predetermined voltage.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP) (12) 公開特許公報 (A)

(11)特許出願公開番号 特開2002-352989 (P2002-352989A)

(43)公開日 平成14年12月6日(2002.12.6)

(51) Int.Cl.7

觀別記号

FΙ

テーマコート*(参考)

H 0 5 B 41/282

41/24

H 0 5 B 41/24

D 3K072

41/29

K C

審査請求 未請求 請求項の数3 OL (全 14 頁)

(21)出顧番号

特願2001-157545(P2001-157545)

(22)出願日

平成13年5月25日(2001.5.25)

(71)出顧人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 川阪 泰平

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72)発明者 木下 英彦

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74)代理人 100066474

弁理士 田澤 博昭 (外1名)

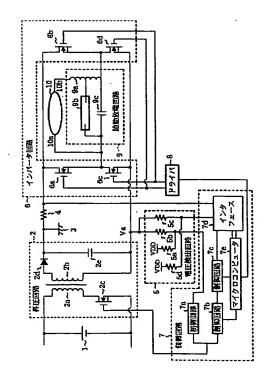
最終頁に続く

(54) 【発明の名称】 放電灯点灯装置

(57)【要約】

【課題】 放電灯の絶縁破壊後の放電成長期間に昇圧回 路の出力電流を増加させ、放電灯の立ち消えを解消する 放電灯点灯装置を得る。

【解決手段】 スイッチング素子2cのオンオフ動作に 応じて直流電源1の電圧を昇圧する昇圧回路2と、その 昇圧された直流電圧に応じて放電灯10を始動放電させ る始動放電回路9と、その昇圧された直流電圧を検出す る電圧検出回路 5 と、パルス幅変調されたパルスをスイ ッチング素子2 cに出力する制御回路7 b と、電圧検出 回路5によって検出される直流電圧が所定の電圧になる ように、制御回路7bからスイッチング素子2cへのパ ルス出力を間欠的に通過または非通過に制御する制御回 路7aとを備えた。



【特許請求の範囲】

【請求項1】 直流電源およびスイッチング素子が入力側に接続され、そのスイッチング素子のオンオフ動作に応じてその直流電源の電圧を昇圧する昇圧回路と、上記昇圧回路によって昇圧された直流電圧に応じて放電灯を始動放電させる始動放電回路と、上記昇圧回路によって昇圧された直流電圧を検出する電圧検出回路と、パルス幅変調されたパルスを上記スイッチング素子に出力する第1の制御回路と、上記電圧検出回路によって検出される直流電圧が所定の電圧になるように、上記第1の制御回路から上記スイッチング素子へのパルス出力を間欠的に通過または非通過に制御する第2の制御回路とを備えた放電灯点灯装置。

【請求項2】 第1の制御回路は、放電灯の点灯開始直前および直後におけるパルス出力のデューティー比を大きい値に保持するようにパルス幅変調することを特徴とする請求項1記載の放電灯点灯装置。

【請求項3】 電圧検出回路によって検出される直流電圧に応じて放電灯の点灯開始を判定し、その放電灯の点灯開始から約数十~数百μsecの期間に、パルス出力のデューティー比を大きい値から小さい値に変化させるように第1の制御回路のパルス幅変調を制御する第3の制御回路を備えたことを特徴とする請求項1記載の放電灯点灯装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】この発明は、自動車のヘッド ライト等の光源として用いられる放電灯点灯装置に関す るものである。

[0002]

【従来の技術】図13は従来の放電灯点灯装置を示す回 路図であり、図において、1はバッテリー等の直流電 源、2は直流電源1の電圧を昇圧する昇圧回路であり、 その昇圧回路2において、2 a は直流電源1に接続され たトランスの一次側巻き線、2bは昇圧した電圧を出力 する二次側巻き線、2 cは直流電源1および一次側巻き 線2aに接続されたスイッチング素子、2dは二次側巻 き線2bに接続されたダイオード、2eはコンデンサで ある。3はアース線、4は昇圧回路2の出力電流を検出 する電流検出抵抗である。5は昇圧回路2によりマイナ ス側に昇圧された電圧 Vaを検出する電圧検出回路であ り、この電圧検出回路5において、VDDは5V電源、 5a~5dは抵抗である。6はインバータ回路であり、 このインパータ回路6において、6a~6dはスイッチ ング素子である。7はスイッチング素子2cおよび後述 するドライバ8を制御する制御回路、8はインバータ回 路6を駆動するドライバである。9は始動放電回路であ り、この始動放電回路9において、9aはトランス、9 bは放電管スイッチ、9cはコンデンサである。10は 放電灯であり、この放電灯10において、10a, 10

bは電極である。

【0003】図14は従来の制御回路の詳細を示す回路図であり、図13における制御回路7の構成は、図14における制御回路7A,7b,7c、インタフェース7d(以下、I/F7dと略す)、マイクロコンピュータ7e(以下、マイコン7eと略す)からなっている。また、図13におけるA~Eは、図14におけるA~Eに接続されるものである。図において、制御回路7Aは、オペアンプB1、電源VDD、抵抗R1~R3、ダイオードD2からなり、制御回路7bは、コンパレータA2、電源VDD、電源VCC(8V電源)、抵抗r3~r7、コンデンサC1、C2からなり、制御回路7cは、ダイオードD1、オペアンプA3、抵抗r8、コンデンサC3からなっている。

【0004】次に動作について説明する。図13におい て、直流電源1の電圧が昇圧回路2に入力され、同時に 制御回路7が動作し始めると、制御回路7はスイッチン グ素子2 cのゲートに、ある周波数とあるデューティー 比の値とを持ったパルス信号を出力し、スイッチング素 子2cをオンオフ動作させる。また、制御回路7はドラ イバ8にも信号を送る。この際、ドライバ8はスイッチ ング素子6a,6dのゲートに信号を送り、スイッチン グ素子6a,6dをオンさせる。なお、スイッチング素 子2cのゲートに送られるパルス信号のデューティー比 は制御回路7の制御により変化させることができる。 ス イッチング素子2cがオン期間中は、直流電源1からの 電流が一次巻き線2aに供給され、電磁エネルギーが一 次巻き線2aに蓄積される。この際、二次巻き線2bに 逆誘導起電力が発生するが、ダイオード2dには逆バイ アスが印加され、昇圧回路2の二次側には電流は流れな い。スイッチング素子2cがオフ期間中は、二次巻き線 2 b に逆誘導起電力が発生し、ダイオード 2 d には順バ イアスが印加され、二次巻き線2bとダイオード2dと コンデンサ2eのループが形成され、スイッチング素子 2 c のオン期間中に一次巻き線2 a に蓄積された電磁工 ネルギーが、ダイオード2dを通して、コンデンサ2e に静電エネルギーとして蓄積される。昇圧回路2の二次 側にはこれに相当する電圧Vaが発生する。スイッチン グ素子2 cのオンオフを制御回路7からのパルス波形に より繰り返していき、電圧Vaは徐々にマイナス側に昇 圧される。

【0005】電圧V a は電圧検出回路 5 に入力され、抵抗 5 a \sim 5 d によって分圧されて制御回路 7 に入力される。制御回路 7 は予め定められた値、例えば、電圧V a が \sim 4 8 0 V に達した時点でその値を保持する、あるデューティー比の値を持った、ある一定周期のパルス信号をスイッチング素子 2 c のゲートに出力し続ける。放電灯 1 0 の点灯開始まで電圧V a の \sim 4 8 0 V を保持するために、デューティー比は 1 0 \sim 5 0 %程度の小さな値となるように、図 1 4 の制御回路 7 A で制御される。こ

の時点では、オペアンプB1の出力電圧が低下し、ダイ オードD2が導通し、コンデンサC1の電荷を引き抜い て、デューティー比を10~50%程度にまで落とす。 また、点灯開始直前後はダイオードD1は導通していな い。なお、スイッチング素子6a,6dは、オンしてい るので放電灯10の両極には、ほぼ電圧Vaが印加され ている。電圧Vaが-480Vになってからしばらくし て、始動放電回路9の放電管スイッチ9bの両極間の電 圧差、つまりコンデンサ9cの電圧差が例えば400V 程度に達すると放電管スイッチ9bがオンし、トランス 9 a の一次巻き線に電流が流れることで、二次巻き線に 約20kVの高圧パルスが発生し、放電灯10に高圧パ ルスが印加されることで、放電灯10の両極間で絶縁破 壊が起こり、放電灯10に電流が流れ、点灯を開始す る。それにより、放電灯10の電極10bの電圧Vaは -480Vから急激に上昇し、電極10aの電圧は放電 灯10を流れる電流に電流検出抵抗4の値を乗じた値と なる。電圧Vaの急激な上昇は電圧検出回路5で検出さ れ、電圧Vaの分圧された値が制御回路7に送られる。 この時、制御回路7は放電灯10の始動放電成功を検出 し、放電灯10が点灯開始してから、約数十msec後 まではスイッチング素子6a,6dを点灯開始前と同様 にオンし続ける。放電灯10の絶縁破壊直後の電圧Va の値の急激な上昇と共に、コンデンサ2eに蓄積されて いた静電エネルギーは電流として、約数十~数百μse c間、放電灯10に供給される(放電成長期間)。その 後、スイッチング素子2cのオンオフ動作により、コン デンサ2eに再び静電エネルギーが供給され、また、放 電灯10にも電流が供給される。絶縁破壊直後は電圧V aの上昇と共に、オペアンプB1の出力も上昇し、ダイ オードD2は導通せず、コンデンサC1に再び電荷が充 電され始め、その後、制御回路7cの制御でデューティ ー比が決定される。

【0006】スイッチング素子6a,6dは、放電灯1 0の点灯開始から約数十msec間、オンの状態で放電 灯10に直流電圧を印加させて、放電を安定させていた わけであるが、その後、制御回路7からドライバ8の入 力端子に信号が送られ、ドライバ8から今度はスイッチ ング素子6a,6dをオフ、スイッチング素子6b,6 cをオンにする信号を出力し、放電灯10に約数十ms ec間、逆向きの電流が流れるようにする。その後、ス イッチング素子6a,6dと、スイッチング素子6b, 6 cを交互にオンオフする信号をドライバ8から出力 し、放電灯10を交流点灯させ、放電灯10を安定定常 期間に移行させる。上述のような、点灯開始から数十m sec間の直流点灯期間、および、その後の交流点灯期 間においては、図15に示すような、予め定められた、 放電灯10の両極間電圧Vaと電流パターンになるよう に電流検出抵抗4および電圧検出回路5からの信号に基 づいて、放電灯10に供給する電流値を決め、スイッチ ング素子2cをオンオフするデューティー比を制御回路7cで制御し、放電灯10を点灯持続させる。図15は例えば、最大電流2.6A、最大電力75W、安定定常期間の電力34Wを満たすような放電灯10の電圧一電流パターンである。電圧Vbは安定定常期間における放電灯10の両極間電圧である。

【0007】図16に放電灯10を充分長い間、点灯さ せた後、消灯し、すぐに再点灯させた場合の、絶縁破壊 直後の放電成長期間における放電灯10を流れる電流Ⅰ 1、コンデンサ2eから放電灯10に供給される電流 I 2、二次側巻き線2bからダイオード2dへと流れる電 流 I 3の波形の模式図を示す。電流 I 3 はコンデンサ 2 eと放電灯10に供給されるが、電流I3の立ち上がり が遅いと、コンデンサ2eから放電灯10に電流を供給 し終わる放電成長期間の終わりの頃に、放電灯10を流 れる電流が少なくなる。そのため、図17(a)のよう に、この時点で放電灯10は立ち消えを起こしやすくな っている。なお、放電灯10を充分長い間消灯させた 後、点灯させた場合は、上記の場合よりも放電灯10を 流れる電流は多いので、放電成長期間の終わりの頃は立 ち消えは起こりにくい。上記の放電灯10を流れる電流 を増加させるためには、電流 I3を放電成長期間内にさ らに増加させれば良い。しかし、デューティー比を点灯 開始直前の約10~50%程度の小さい値から大きくし て、点灯開始直後の非常に短い放電成長期間内におい て、例えば70~90%程度の大きい値にし、電流13 を増加させることは制御回路7では困難である。なぜな ら、電圧検出回路5から入力される信号を基にデューテ ィー比を制御回路7で変化させる制御の応答時間が放電 成長期間よりも遅いためである。電圧検出回路5から制 御回路7Aに入力された電圧は、オペアンプB1を介 し、さらに、抵抗 r 3, r 4、コンデンサC 1 で形成さ れるCR回路を介して、デューティー比を決めるコンパ レータA2に入力される。そのコンパレータA2に入力 される電圧により、あるデューティーを持った矩形波が 形成され、スイッチング素子2cのゲートに送られる。 なお、コンデンサC1はサージからコンパレータA2を 保護する役目をする。オペアンプB1とCR回路を合わ せた時定数は放電成長期間よりも大きく、従って、約数 十~数百μς е c という非常に短い放電成長期間内にデ ューティー比を70~90%の大きい値にする制御は行 えないでいた。

【0008】従来、上記のような制御系による放電灯点 灯装置としては、例えば特許公報第2875129号に 記載されたものがある。

[0009]

【発明が解決しようとする課題】従来の放電灯点灯装置は以上のように構成されているので、放電灯10の絶縁破壊直後の数十~数百μsec間の放電成長期間という、ごく短い期間において昇圧回路2の出力電圧と電流

の変動に対するスイッチング素子2cに送られる矩形波の最適なデューティー比を定めることは困難であり、昇圧回路2の二次側出力電流を放電灯10の絶縁破壊直後に速やかに増加させることはできず、コンデンサ2eに蓄積されていた静電エネルギーが電流として放電灯10に供給された後、放電灯10に供給される電流が急激に少なくなる期間が現れ、その瞬間、放電灯10の立ち消えが起こりやすくなるという課題があった。

【0010】この発明は、上記のような課題を解消するためになされたもので、放電灯の絶縁破壊後の放電成長期間に昇圧回路の出力電流を増加させ、放電灯の立ち消えを解消する放電灯点灯装置を得ることを目的とする。

【課題を解決するための手段】この発明に係る放電灯点 灯装置は、パルス幅変調されたパルスを昇圧回路のスイ ッチング素子に出力する第1の制御回路と、電圧検出回 路によって検出される直流電圧が所定の電圧になるよう に、第1の制御回路からスイッチング素子へのパルス出 力を間欠的に通過または非通過に制御する第2の制御回 路とを備えたものである。

【0012】この発明に係る放電灯点灯装置は、第1の 制御回路において、放電灯の点灯開始直前および直後に おけるパルス出力のデューティー比を大きい値に保持す るようにパルス幅変調するようにしたものである。

【0013】この発明に係る放電灯点灯装置は、電圧検出回路によって検出される直流電圧に応じて放電灯の点灯開始を判定し、その放電灯の点灯開始から約数十~数百μsecの期間に、パルス出力のデューティー比を大きい値から小さい値に変化させるように第1の制御回路のパルス幅変調を制御する第3の制御回路を備えたものである。

[0014]

[0011]

【発明の実施の形態】以下、この発明の実施の一形態を 説明する。

実施の形態1. 図1はこの発明の実施の形態1による放 電灯点灯装置を示す回路図であり、図において、 1 はバ ッテリー等の直流電源、2は直流電源1の電圧を昇圧す る昇圧回路であり、その昇圧回路2において、2 a は直 流電源1に接続されたトランスの一次側巻き線、2bは 昇圧した電圧を出力する二次側の二次側巻き線、2cは 直流電源1および一次側巻き線2aに接続されたスイッ チング素子、2 dはダイオード、2 e はコンデンサであ る。一次側巻き線2 a の一方の端子は直流電源1のプラ ス側電極に接続され、他方の端子はスイッチング素子2 cのドレイン端子に接続されている。スイッチング素子 2 c のソース端子は直流電源1のマイナス側電極に接続 されている。スイッチング素子2cのゲート端子は制御 回路7の第1の出力端子に接続されている。3はアース 線、4は昇圧回路2の出力電流を検出する電流検出抵抗 である。ダイオード2dのアノード端子は二次側巻き線

2 b の一方の端子に接続され、ダイオード 2 d のカソー ド端子はコンデンサ2 eの一方の端子に接続されると同 時に、アース線3と電流検出抵抗4の一方の端子に接続 される。5は昇圧回路2によりマイナス側に昇圧された 電圧Vaを検出する電圧検出回路であり、その電圧検出 回路5において、5a~5dは抵抗、VDDは5Vの電 源である。抵抗5aの一方の端子は電源VDDに接続さ れ、他方の端子は抵抗5bの一方の端子に接続されると 同時に制御回路7の第1の入力端子に接続されている。 抵抗5dの一方の端子は電源VDDに接続され、他方の 端子は抵抗5 c の一方の端子に接続されると同時に制御 回路7の第2の入力端子に接続されている。6はスイッ チング素子6a~6dにより構成されるインバータ回路 である。電流検出抵抗4の他方の端子は制御回路7の第 3の入力端子に接続されると共に、スイッチング素子6 a, 6 bのドレイン端子に接続されている。スイッチン グ素子6a,6bのソース端子は各々、スイッチング素 子6c、6dのドレイン端子に接続されている。電圧検 出回路5の抵抗5b,5cの他方の端子は二次側巻き線 2 b の他方の端子とコンデンサ2 e の他方の端子および スイッチング素子6c.6dのソース端子に接続されて いる。8はインバータ回路6を駆動するドライバであ り、ドライバ8の入力端子は制御回路7の第2の出力端 子に接続されている。ドライバ8の第1の出力端子はス イッチング素子6a,6dのゲートに接続され、ドライ バ8の第2の出力端子はスイッチング素子6b,6cの ゲートに接続されている。9は始動放電回路であり、ト ランス9aと放電管スイッチ9bとコンデンサ9cから 構成されている。トランス9aの一次側巻き線の一方の 端子は放電管スイッチ96の一方の端子に接続され、他 方の端子はコンデンサ9cの一方の端子に接続されると 共に、スイッチング素子6bのソース端子に接続されて いる。トランス9aの二次側巻き線の一方の端子は放電 管スイッチ9bの一方の端子に接続され、他方の端子は 放電灯10の電極10bに接続されている。放電灯10 の電極10aはスイッチング素子6aのソース端子に接 続されると共に、放電管スイッチ9bの他方の端子およ びコンデンサ9 cの他方の端子にも接続されている。

【0015】図2はこの発明の実施の形態1による制御回路の詳細を示す回路図であり、図において、制御回路7は、制御回路7a~7c、インタフェース7d(以下、I/F7dと略す)、マイクロコンピュータ7e(以下、マイコン7eと略す)から構成されている。制御回路(第2の制御回路)7aは、コンパレータA1、電源VDD、抵抗r1,r2から構成され、制御回路(第1の制御回路)7bは、コンパレータA2、電源VDD、電源VCC(8V電源)、抵抗r3~r7、コンデンサC1、C2から構成され、さらに、制御回路7cは、ダイオードD1、オペアンプA3、抵抗r8、コンデンサC3から構成されている。制御回路7aにおい

て、出力端子 (コンパレータA1の出力端子) は制御回 路7bの出力端子(コンパレータA2の出力端子)に接 続されると共に、スイッチング素子2cのゲート端子お よび抵抗 r 7の一方の端子に接続されている。抵抗 r 7 の他方の端子は電源VCCに接続されている。コンパレ ータA1のプラス入力端子は抵抗5aの他方の端子およ び抵抗5bの一方の端子に接続されている。抵抗r2の 一方の端子はGNDに接続され、他方の端子は抵抗 r 1 の一方の端子に接続されると共に、コンパレータ A 1 の マイナス側入力端子に接続されている。抵抗 r 1 の他方 の端子は電源VDDに接続されている。制御回路7bに おいて、抵抗r3の一方の端子は電源VDDに接続さ れ、他方の端子は抵抗 r 4 の一方の端子に接続されると 共に、コンパレータA2のプラス側入力端子とコンデン サC1の一方の端子と制御回路7cの出力端子に接続さ れている。抵抗r4の他方の端子はGNDに接続されて いる。コンデンサC1の他方の端子はGNDに接続され ている。コンパレータA2のマイナス側入力端子はコン デンサC2と抵抗r6の一方の端子に接続されている。 コンデンサC2の他方の端子はGNDに接続されてい る。抵抗 r 6 の他方の端子は抵抗 r 5 の一方の端子に接 続されている。抵抗 r 5の他方の端子は電源VDDに接 続されている。制御回路7cにおいて、オペアンプA3 の出力端子はダイオードD1のカソード端子に接続され ると共に、コンデンサC3の一方の端子に接続されてい る。コンデンサC3の他方の端子はオペアンプA3のマ イナス側入力端子に接続されていると共に、抵抗r8の 他方の端子に接続されている。制御回路7cの出力端子 はダイオードD1のアノード端子に接続されている。I ✓F7dの第1の入力端子は抵抗5dの他方の端子およ び抵抗5cの一方の端子に接続されている。抵抗5dの 一方の端子は電源VDDに接続されている。 I/F7d の第2の入力端子は電流検出抵抗4の他方の端子に接続 されている。I/F7dの第1から第3の出力端子は各 々マイコン7 e の第1、第2の入力端子、抵抗 r 8の一 方の端子に接続されている。マイコン7eの第1の出力 端子は制御回路7bの抵抗r5の他方の端子に接続さ れ、第2の出力端子はドライバ8の入力端子に接続され ている。第3の出力端子はオペアンプA3のプラス側入 力端子に接続されている。

【0016】次に動作について説明する。まず、スイッ チング素子2 cのゲートに送られるパルス信号の矩形波 の形成過程について述べる。図2において、制御回路7 bは従来の放電灯点灯装置と同様にスイッチング素子2 c をオンオフ動作させるパルス信号のデューティー比を 変化させることのできるPWM制御を行う制御回路であ る。マイコン7 e から抵抗 r 6 の他方の端子へは図3 (a) に示すようなある周波数 f を持った、矩形波が送 られ、CR回路により、コンパレータA2のマイナス側 入力端子には図3 (b) に示すような略三角波に変換さ れた波形が入力される。まず、コンパレータA1が無い 場合(従来の点灯装置の場合)のスイッチング素子2 c のゲートに送られるパルス信号の矩形波の形成過程につ いて述べる。図3(b)において、コンパレータA2の プラス側入力端子とマイナス側入力端子に入力される電 圧を各々、V3、V4とすると、V3がV4よりも小さ い時、制御回路7bの出力端子(コンパレータA2の出 力端子) はコンパレータA2のGND(図2では省略) に接続され、V3がV4よりも大きい時、出力端子はコ ンパレータA2のGNDとの接続を断つという制御がな される。そのため、図3(c)に示すように、GNDに 接続されない場合に、スイッチング素子2cのゲートに 送られるパルス信号の電圧はVCC電源の約8Vとな り、GNDに接続された場合にスイッチング素子2cの ゲートに送られるパルス信号の電圧は0Vとなり、一定 周波数の矩形波が形成される。V3の値が小さくなると デューティー比が小さくなり、大きくなるとデューティ 一比が大きくなる。この実施の形態1のようにコンパレ ータA1が有る場合、コンパレータA1のプラス側入力 端子は電圧検出回路5からのある信号が入力される。つ まり、昇圧回路2の出力電圧Vaが抵抗5a,5bによ って分圧された値V1が入力される。また、コンパレー タA1のマイナス側入力端子は抵抗 r 1, r 2 で決まる 常に一定の電圧V2が入力される。V1がV2よりも小 さい時、制御回路7aの出力端子(コンパレータA1の 出力端子)はコンパレータA1のGND(図2では省 略)に接続され、V1がV2よりも大きい時、出力端子 はコンパレータA1のGNDとの接続を断つという制御 がなされる。そのため、制御回路7aと制御回路7bの 出力端子が共にGNDに接続されない場合に、スイッチ ング素子2cのゲートに送られるパルス信号の電圧は約 8 Vとなり、制御回路7aと制御回路7bの出力端子の どちらかがGNDに接続されると、スイッチング素子2 cのゲートに送られるパルス信号の電圧はOVになる。 コンパレータA2で形成され、スイッチング素子2cに 送られる一定周波数の矩形波の電圧を新しく付け加えた コンパレータA1で間欠的に非通過にしたり、通過した りすることになる(チョッパ制御)。以後、スイッチン グ素子2 cのゲートに送られる矩形波の電圧が約8 Vの 場合、High側電圧と呼び、矩形波の電圧がGND電 位になった場合、Low側電圧と呼ぶことにする。Hi gh側電圧が送られた場合に、スイッチング素子2cは オンし、Low側電圧が送られた場合に、スイッチング 素子2 c はオフする。また、スイッチング素子2 c のオ ンオフの切り替えのタイミングはHigh側電圧、Lo w側電圧の切り替えのタイミングにほぼ等しい。

【0017】図2において、制御回路7cのダイオード D 1 が導通していない時、制御回路 7 b のコンパレータ A2のプラス側入力端子には図の抵抗r3、抵抗r4、 コンデンサC1および電源VDDで決まる電圧V3が入

カ端がGNDと接続したり、接続を断つ動作を開始し、デューティー比一定の矩形波にLow側電圧が現れる回数が多くなる。その動作が続いた後、従来の放電灯点灯装置と同様にコンデンサ9cの電圧差が、例えば400 V程度に達すると放電管スイッチ9bがオンし、トランス9aの一次巻き線に電流が流れることで、二次巻き線

に約20kVの高圧パルスが発生し、放電灯10に高圧

パルスが印加されることで、放電灯10の両極間で絶縁

破壊が起こり、放電灯10は点灯を開始する。 【0019】図4(a)のように、点灯開始直後は昇圧 回路2の出力電圧Vaは-480Vから急激に上昇し、 約数十μsec後に約0Vまで達し、従来の放電灯点灯 装置と同様に放電成長期間に移行する。この期間におい てはコンパレータA1の出力端はGNDとの接続を断 ち、スイッチング素子2cのゲートに点灯開始前の最大 デューティー比の値を持つ矩形波が送られる。このよう に、この実施の形態1による放電灯点灯装置で点灯開始 前の最大デューティー比を図4(b)のように、点灯開 始直後も継続できる。その理由を以下に述べる。図2の デューティー比を決定するコンパレータA2において、 そのプラス側入力端子には昇圧回路2の出力電圧Va が、従来のように電圧検出回路5およびオペアンプB1 を介して入力されず、従って、点灯開始前後に変動する 出力電圧Vaに対してデューティー比をフィードバック 制御する動作は無く、抵抗 r 3, r 4で決まる、固定し た、最大デューティー比を持つ矩形波を点灯開始直前、 直後にスイッチング素子2cのゲートに送ることができ る。従来の放電灯点灯装置においては、点灯開始前、点 灯開始後において、変動する出力電圧Vaに対してデュ ーティー比をフィードバック制御する動作があり、点灯 開始直前に小さくなったデューティー比を点灯開始直後 に大きくするのは制御の応答時間上無理であった。従来 の放電灯点灯装置における点灯開始直前、直後のデュー ティー比10~50%程度の小さな値を、この実施の形 態1による放電灯点灯装置において、70~90%程度 の大きい値にすることができ、その結果、点灯開始直後 に二次側巻き線2bからダイオード2dへと流れる電流 I3を従来よりも大きくすることができる。そして、図 17 (b) のように放電灯10を流れる電流の最小値 I minを大きくすることができ、放電灯10の立ち消え を起こりにくくすることができる。

【0020】この実施の形態1による放電灯点灯装置では、上記のように点灯開始直前、直後の最大デューティー比は約80%程度になるようにした。その理由を以下に述べる。図17(a)は従来の放電灯点灯装置で放電灯10を充分長い間点灯させた後、消灯し、すぐに再点灯させた場合の点灯開始直後の放電灯10を流れる電流波形の模式図であり、放電開始から数十~数百μsec間の放電成長期間に電流波形の大きなピークが現れた後、電流波形の値が小さくなり最小の電流値Iminが

力され、V3の最大値は抵抗r3と抵抗r4によって電 圧VDDが分圧された値であり、最大デューティー比を 与える。制御回路7 c は従来の放電灯点灯装置と同様 に、電圧検出回路5からの信号を基に、点灯開始から数 十msec間の直流点灯期間およびその後の交流点灯期 間において、放電灯10に供給する目標電流値に近づく ように、デューティー比を制御する働きがある。抵抗r 8の他方の端子には電流検出抵抗4からの信号がI/F 7 dを介して入力され(電圧をV6とする)、また、マ イコン7eの第2の入力端子にも電流検出抵抗4からの 信号がI/F7dを介して入力される。また、電圧検出 回路5からの信号がI/F7dを介してマイコン7eの 第1の入力端子に入力される。マイコン7 e は電圧検出 回路5からの信号に応じた図15における放電灯10に 供給する目標電流値を定め、オペアンプA3のプラス側 入力端子にその目標電流値に応じた信号(電圧をV7と する)を送る。なお、マイコン7eは電流検出抵抗4か らの信号に応じて直流点灯期間における電荷量を定め る。制御回路7cでは、反転機能によって、オペアンプ A3の出力電圧V5がV6とV7の値が等しくなるよう に制御される。V5の値が大きい時、ダイオードD1は 導通せず、V5の値が小さくなるとダイオードD1は導 通し、コンデンサC1の電荷を引き抜いて、コンパレー タA2のプラス側入力電圧V3の値を下げ、デューティ 一比を下げることになる。

【0018】直流電源1のスイッチ(図示せず)がオン されると、制御回路7が動作を開始し、制御回路7a, 7 bの出力端子からスイッチング素子2 c のゲートにパ ルス信号が送られ、スイッチング素子2cはオンオフを 繰り返しながら、出力電圧Vaはマイナス側に昇圧され ていく。この原理は従来の放電灯点灯装置の昇圧回路2 の出力電圧Vaが昇圧されていく原理と同じである。ま た、スイッチング素子6a,6dは従来の点灯装置と同 様にドライバ8の制御によりオンされている。昇圧回路 2の出力電圧Vaが昇圧されていき、点灯開始直前のV aの値が-480V程度になるまでのスイッチング素子 2 cのゲートに送られる矩形波について述べる。この実 施の形態1の放電灯点灯装置で新しく付け加えたコンパ レータA1において、電圧Vaの値が-480Vよりも 小さくなるとコンパレータA1の出力端子がGNDに接 続され、電圧Vaの値が-480Vよりも大きくなると コンパレータA1の出力端子はGNDとの接続を断つと いうように抵抗 r 1, r 2の値を設定した。そのため、 直流電源1のスイッチがオンされてから、放電灯10の 点灯開始前までは図4 (b) のようにスイッチング素子 2 cにはデューティー (最大デューティー) 比一定の矩 形波が送られる。なお、点灯開始前はダイオードD1は 導通していない。放電灯10の点灯開始直前では、電圧 Vaの値は-480Vの値を上下するようになり、それ までGNDとの接続を断っていたコンパレータA1の出 現れ、この瞬間、放電灯の立ち消えが起こりやすくな る。図16で説明したように、従来の放電灯点灯装置の 点灯開始直後の放電成長期間における放電灯10を流れ る電流 I 1、コンデンサ2 e から放電灯 1 0 に供給され る電流 I 2、二次側巻き線 2 b からダイオード 2 d へと 流れる電流 [3において、電流 [2の大きさはこの実施 の形態 1 の放電灯点灯装置の場合の電流 1 2 の大きさと 同じである。というのも、点灯開始前にコンデンサ2e に充電される静電エネルギーは従来の放電灯点灯装置と この実施の形態1による放電灯点灯装置の場合で等しい からである。従って、上記Iminの値を大きくし(図 17 (b))、放電灯10の立ち消えを起こりにくくす るために、従来の放電灯点灯装置における電流 I 3の値 をこの実施の形態1による放電灯点灯装置で増加させる わけである。この実施の形態1による放電灯点灯装置に おいて、放電灯10を流れる電流の最小値Iminと最 大デューティー比の関係を図5に示す。最大デューティ 一比の値が約70~90%の時、Imin値が大きくな り、それ以外の最大デューティー比の値の時はImin 値は小さくなることが実験よりわかっている。この実施 の形態1では、Imin値が最も大きくなった、最大デ ューティー比約80%の値になるように、最大デューテ ィー比を決める抵抗 r 3, r 4の値を選定する。なお、 従来の放電灯点灯装置と同様に、放電灯10を充分長い 間消灯させた後、点灯させた場合のImin値は、充分 長い間点灯させた後消灯し、すぐに再点灯させた場合の Imin値よりも大きく放電灯10が立ち消えすること はない。

【0021】放電成長期間の後は従来の放電灯点灯装置と同様に、数十msec間の直流点灯期間とその後の交流点灯期間を経て、安定定常点灯に移行する。直流点灯期間、交流点灯期間においては従来の点灯装置と同様にドライバ8が制御されると共に、図15に示したような、予め定められた、放電灯10の両極間電圧Vaと電流パターンになるようにオペアンプA3の出力電圧V5が制御されることで、最適なデューティー比が決定され、放電灯10を点灯持続させる。

【0022】実施の形態2.図6はこの発明の実施の形態2による制御回路の詳細を示す回路図であり、図において、7fは制御回路(第3の制御回路)であり、制御回路7fは、ダイオードD2、コンパレータA4、抵抗 $r9\sim r12$ 、電源VDD、電源VCCから構成されている。ダイオードD2のアノード端子は制御回路7bの入力端子(制御回路7cの出力端子に接続されている。抵抗 r9の一方の端子は抵抗 r12の他方の端子に接続されている。抵抗 r9の一方の端子は抵抗 r12の他方の端子に接続されている。抵抗 r9の他方の端子は電源VCCに接続されている。コンパレータA4のマイナス側入力端子は接続回路7aのコンパレータA1のプラス側入力端子に接続

されている。コンパレータA4のプラス側入力端子は抵抗 r10の一方の端子と抵抗 r11の一方の端子に接続されている。抵抗 r10の他方の端子は電源 VDDに接続され、抵抗 r11の他方の端子は GNDに接続されている。なお、制御回路 7f以外の構成は、実施の形態 1と同じである。

【0023】次に動作について説明する。直流電源1の スイッチ (図示せず) がオンされると、制御回路 7 が動 作を開始し、実施の形態1と同様にスイッチング素子2 cのオンオフの繰り返しにより昇圧回路2の出力電圧V a はマイナス側に昇圧されていく。ドライバ8の制御は 実施の形態1と同様である。点灯開始前において、電圧 検出回路5により出力電圧Vaの分圧された値が、コン パレータA4のマイナス側入力端子にも電圧V9として 入力されている。出力電圧Vaの値が約-200Vより 大きい時、Low側の電圧を、Vaの値が約-200V より小さい時、High側電圧をコンパレータA4が出 力するように、抵抗 r 10, r 11の抵抗値を選定し、 この実施の形態2による放電灯点灯装置でコンパレータ A4を動作させる。コンパレータA4の出力電圧V8は 点灯開始直前はHigh側電圧のため、ダイオードD2 は導通しておらず、デューティー比を制御する働きはな い。従って、点灯開始直前のデューティー比制御は実施 の形態1と同様になる。

【0024】点灯開始直後はVaの値は実施の形態1と同様に-480Vから0Vまで急激に上昇し、コンパレータA4のマイナス側入力端子の電圧V9も約電源VDDの電圧まで上昇する。この際、コンパレータA4の機能によって、出力電圧V8は放電灯10が点灯を開始してから約数十μsec後にLow側電圧となり、ダイオードD2は導通し、デューティー比を下げる方向に制御が働く。上記実施の形態1では、点灯開始直前、直後のデューティー比を約80%に固定し、点灯開始直後に昇圧回路2の出力電流を従来の場合よりも増加させることができ、放電の立ち消えをなくすことができた。この実施の形態2では昇圧回路2の出力電流を実施の形態1の場合よりもさらに増加させ、さらに信頼性を上げることを目的としている。

【0025】そこで、点灯開始直前、直後のデューティー比約80%を100%にし、放電成長期間内のImin値になる時間帯に約80%にまで落とす制御をシミュレーション上で行い、昇圧回路2の出力電流の立ち上がりの様子を見る。まず、シミュレーション上でのデューティー比変化の概念図を図7に示す。デューティー比を点灯開始直前、直後に100%にし、放電成長期間内のImin値になる時間帯に約80%にまで落とす理由を以下に述べる。点灯開始直前、直後はデューティー比を100%にすることで、昇圧回路2の一次側巻き線2aにできるだけ多くの電磁エネルギーを蓄積する。その後、放電成長期間内のImin値になる時間帯にデュー

ティー比を実施の形態1と同じ約80%に低下させる。 - 次側巻き線2aにデューティー比100%の期間に実 施の形態1よりも多い電磁エネルギーを蓄え、デューテ ィー比80%の期間にその大きなエネルギーを昇圧回路 2は放電灯10に放出する。その結果、Imin値が実 施の形態1の場合よりも大きくなり、放電灯10の立ち 消えがより起こりにくくなる。そして、図8の模式図に 示すように、シミュレーションでもデューティー比を 1 00%から80%に点灯開始後に落とした場合のダイオ ード2dを流れる電流(曲線①)が、80%固定の場合 (曲線②) よりも電流値が多くなる結果となった。従っ て、実回路での昇圧回路2の出力電流も100%から8 0%に点灯開始後に落とした場合の方が多くなる。シミ ュレーション手法としては、今回の発明した放電灯点灯 装置の昇圧回路2とそれを動作させるスイッチング素子 2 c と直流電源のパラメータを持つ回路を、シミュレー ション回路として用い、昇圧回路2の出力電流とスイッ チング素子2cのゲートに印加するパルス波形のデュー ティー比の関係を調べたわけである。

【0026】この実施の形態2においては、上記のシミ ュレーションの結果を受けて、点灯開始直前、直後の最 大デューティー比を100%に近い、約90%程度の大 きい値とし、Imin値が現れる時間帯にデューティー 比を上記の約80%の値にする回路とした。図6のコン パレータA4の点灯開始直前、直後の出力は上述のよう にHigh側電圧となり、デューティー比を制御する働 きは無い。従って、点灯開始直前、直後の最大デューテ ィー比約90%を決める抵抗r3,r4がまず選定でき る。点灯開始してから約数十μsec後にコンパレータ A4の出力はLow側電圧となり、コンパレータA4は デューティー比を下げる方向に動作する。この際、デュ ーティー比は抵抗 r 3, r 4、コンデンサC1、抵抗 r 12およびダイオードD2の電圧降下によって定まる電 圧V3 (コンパレータA2のプラス側入力電圧) によっ て決まる。この電圧V3によって、Imin値が現れる 時間帯にデューティー比を約80%の値にすることがで きるように、図6における抵抗ェ12を選定する。この 実施の形態2のデューティー比の変化を図9に示す。点 灯を開始してからの時間Tは数十~百μsecの放電成 長期間に相当する。②の曲線がこの実施の形態2におけ るデューティー比の変化で①の曲線が実施の形態1での デューティー比の変化である。②の曲線の点灯開始直後 はデューティー比約90%となり、上記のように電圧V 3は抵抗 r 3, r 4、コンデンサC1と抵抗 r 12によ って定まる時定数で低下していき、デューティー比もそ れに応じて低下していく。そして、抵抗 r 3, r 4, r 12およびダイオードD2の電圧降下によって決まる所 定の電圧値に達したところで、デューティー比約80% になる。上記のようなデューティー比制御によって、こ の実施の形態2において、Imin値が現れる時間帯に 昇圧回路2の出力電流が実施の形態1の場合よりも増 え、放電灯10に供給される電流が実施の形態1の場合 よりも増え、信頼性が向上する。放電成長期間の後は実 施の形態1と同様にスイッチング素子2cとドライバ8 が制御され、放電灯10は安定定常点灯する。なお、こ の実施の形態2ではコンパレータA4を新たに追加した わけであるが、コンパレータA4の代わりにオペアンプ を用いても同様の制御が行えることは言うまでもない。 【0027】実施の形態3.図10はこの発明の実施の 形態3による制御回路の詳細を示す回路図であり、図に おいて、7gは制御回路(第3の制御回路)であり、制 御回路7gは、ダイオードD2、スイッチング素子T r、抵抗r13~r15、電源VDDから構成されてい る。抵抗 r 13, r 14の一方端子はスイッチング素子 Tェのドレイン端子に接続され、抵抗ェ14の他方の端 子は電源VDDに接続されている。抵抗r13の他方の 端子はダイオードD2のカソード端子へ接続されてい る。ダイオードD2のアノード端子は実施の形態2と同 様に制御回路7bの入力端子(制御回路7cの出力端 子) に接続されている。スイッチング素子Tェのソース 端子はGNDに接続され、ゲート端子は抵抗 r 15の一 方の端子へ接続されている。抵抗 r 15の他方の端子は 制御回路7aのコンパレータA1のプラス側入力端子に 接続されている。なお、制御回路7g以外の構成は、実 施の形態1と同じである。

【0028】次に動作について説明する。上記実施の形 態2で述べた、コンパレータA4の代わりにスイッチン グ素子を用いてもデューティー比を点灯開始直前、直後 に約90%にし、Imin値が現れる時間帯に約80% に落とすことができる。この実施の形態3では上記実施 の形態2で記述したコンパレータを用いた制御回路7 f の代わりに図10に示したような回路構成を設ける。 直流電源1のスイッチ(図示せず)がオンされて、昇圧 回路2の出力電圧Vaがマイナス側に昇圧されていく と、電圧検出回路5によって分圧された電圧は小さくな って、0Vに近くなっていき、抵抗r15を介してスイ ッチング素子TrのゲートにOVに近い電圧が送られ る。この時は、スイッチング素子Trはオフし、ダイオ ードD2のカソードには抵抗r13,r14で決まる高 い電圧(High側電圧)が印可され、実施の形態2と 同様、ダイオードD2は導通せず、デューティー比を制 御する働きはない。従って、点灯開始直前のデューティ 一比制御は実施の形態2と同様になる。

【0029】点灯開始直後は出力電圧Vaの値は実施の形態2と同様に-480Vから0Vまで急激に上昇するが、電圧検出回路5によって分圧された電圧は大きくなって、抵抗r15を介してスイッチング素子Trのゲートに5Vに近い高い電圧が送られる。この時、スイッチング素子Trはオンし、抵抗r13の一方の端子にはGND電圧の0Vが印可され、ダイオードD2は導通し、

デューティー比を下げる方向に制御が働く。点灯開始後 は I m i n値が現れる時間帯にデューティー比を約80 %の値にすることができるように、抵抗 r 13を実施の 形態2と同様に選定している。そして、Imin値が現 れる時間帯に昇圧回路2の出力電流が上記実施の形態1 の場合よりも増え、放電灯10に供給される電流が上記 実施の形態1の場合よりも増え、信頼性が向上する。

【0030】実施の形態4.図11はこの発明の実施の 形態4による放電灯点灯装置の一部を示す回路図であ り、図において、上記実施の形態1から3で述べたコン パレータA1を二個用いて各々の出力をスイッチング素 子2g、2hのゲートに接続する。また、コンパレータ A2も二個用いて各々の出力をスイッチング素子2g, 2 h のゲートに接続する。スイッチング素子2g, 2 h のドレイン端子は各々、トランス2A,2Bの入力側に 接続されている。スイッチング素子2g,2hのソース 端子は接続されている。ダイオード2d,2fのアノー ド端子は各々、トランス2A, 2Bの出力側に接続され ている。ダイオード2d,2fのカソード端子は接続さ れている。各々のコンパレータA1のプラス側とマイナ ス側入力端子に接続される抵抗の接続方法は上記実施の 形態1から3と同様である。なお、各々のコンパレータ A1のプラス側入力端子は接続されている。各々のコン パレータA2のマイナス側入力端子に接続される抵抗お よびコンデンサの接続方法も実施の形態1から3と同様 である。また、コンパレータA2のプラス側入力端子に 接続されるコンデンサ、抵抗、ダイオードも実施の形態 1から3と同様である。なお、各々のコンパレータA2 のプラス側入力端子は接続されている。また、コンデン サ2e、アース線3、電流検出抵抗4、電圧検出回路 5、その電圧検出回路 5 における抵抗 5 a ~ 5 d 、イン バータ回路6、そのインバータ回路6におけるスイッチ ング素子6a~6d、ドライバ8、始動放電回路9、そ の始動放電回路9におけるトランス9aと放電管スイッ チ9bとコンデンサ9c、放電灯10の構成は実施の形 熊1から3と同様である。

【0031】次に動作について説明する。上記実施の形 態1から3で述べた昇圧回路2において、一次側巻き線 2 a と二次側巻き線 2 b で形成されるトランスを複数個 使用しても、上記実施の形態1から3で述べた点灯開始 前後のデューティー比を制御することができる。トラン スを複数個使用する場合、スイッチング素子2 c および ダイオード2dも複数個使用することになる。複数個使 用することで、素子一個当りにかかる負荷を軽減するこ とができ、耐圧、耐熱性を向上させることができる。ト ランス、スイッチング素子、ダイオードを2個使用する 場合の回路構成を図11に示した。直流電源1のスイッ チがオンされると、制御回路7が動作を開始し、実施の 形態1から3と同様にスイッチング素子2g、2hのオ ンオフの繰り返しにより昇圧回路 2 の出力電圧V a はマ イナス側に昇圧されていく。この実施の形態4において は、図11の各々のコンパレータA2のマイナス側入力 端子に入力される三角波は各々、位相を図12のように ずらして入力される。従って、スイッチング素子2g, 2 h はオンオフするタイミングが正反対となる。その 他、点灯開始前後のデューティー比制御および回路動作 は上記実施の形態1から3と同様である。

[0032]

【発明の効果】以上のように、この発明によれば、パル ス幅変調されたパルスを昇圧回路のスイッチング素子に 出力する第1の制御回路と、電圧検出回路によって検出 される直流電圧が所定の電圧になるように、第1の制御 回路からスイッチング素子へのパルス出力を間欠的に通 過または非通過に制御する第2の制御回路とを備えるよ うに構成したので、第1の制御回路からスイッチング素 子へのパルス出力を、第2の制御回路により間欠的に通 過または非通過に制御することによって、放電灯の始動 放電に要する所定の電圧を昇圧回路から始動放電回路に 供給することができる。また、放電灯の点灯開始直後の ごく短い数十~数百μ s e c の期間では、第1の制御回 路からスイッチング素子へのパルス出力を、第2の制御 回路により非通過に制御することなく、第1の制御回路 からスイッチング素子へ、所定のパルス幅変調されたパ ルスを出力するので、従来の技術に比べて、上記期間で のスイッチング素子のオン動作時間を長く制御すること ができ、昇圧回路から放電灯に供給される電流が増加 し、放電生長期間における放電灯の立ち消えを解消する ことができる効果がある。

【0033】この発明によれば、第1の制御回路におい て、放電灯の点灯開始直前および直後におけるパルス出 力のデューティー比を大きい値に保持するようにパルス 幅変調するように構成したので、放電灯の点灯開始直後 のごく短い数十~数百μsecの期間に、従来の技術に 比べて、上記期間でのスイッチング素子のオン動作時間 を長く制御することができ、昇圧回路から放電灯に供給 される電流が増加し、放電生長期間における放電灯の立 ち消えを解消することができる効果がある。

【0034】この発明によれば、電圧検出回路によって 検出される直流電圧に応じて放電灯の点灯開始を判定 し、その放電灯の点灯開始から約数十~数百µsecの 期間に、パルス出力のデューティー比を大きい値から小 さい値に変化させるように第1の制御回路のパルス幅変 調を制御する第3の制御回路を備えるように構成したの で、放電灯の点灯開始から約数十~数百µsecの期間 に、従来の技術に比べて、最適なデューティー比で変化 させ、上記期間でのスイッチング素子のオン動作時間を 長く制御することにより、昇圧回路から放電灯に供給さ れる電流が増加し、放電生長期間における放電灯の立ち 消えを解消すると共に、信頼性を向上させることができ る効果がある。

【図面の簡単な説明】

【図1】 この発明の実施の形態1による放電灯点灯装置を示す回路図である。

【図2】 この発明の実施の形態1による制御回路の詳細を示す回路図である。

【図3】 放電灯点灯装置の制御回路のコンパレータで 入出力されるパルス波形を示す波形図である。

【図4】 昇圧回路の出力電圧とスイッチング素子のゲートに入力される波形を示す説明図である。

【図5】 放電灯を流れる電流の最小値と最大デューティー比の関係を示す特性図である。

【図6】 この発明の実施の形態2による制御回路の詳細を示す回路図である。

【図7】 シミュレーション上でのデューティー比の変化を示す特性図である。

【図8】 シミュレーション上での出力電流波形を示す 模式図である。

【図9】 この発明の実施の形態1および2によるデューティー比の変化を示す特性図である。

【図10】 この発明の実施の形態3による制御回路の詳細を示す回路図である。

【図11】 この発明の実施の形態4による放電灯点灯 装置の一部を示す回路図である。

【図12】 この発明の実施の形態4によるコンパレータに入力される略三角波を示す波形図である。

【図13】 従来の放電灯点灯装置を示す回路図である。

【図14】 従来の制御回路の詳細を示す回路図である.

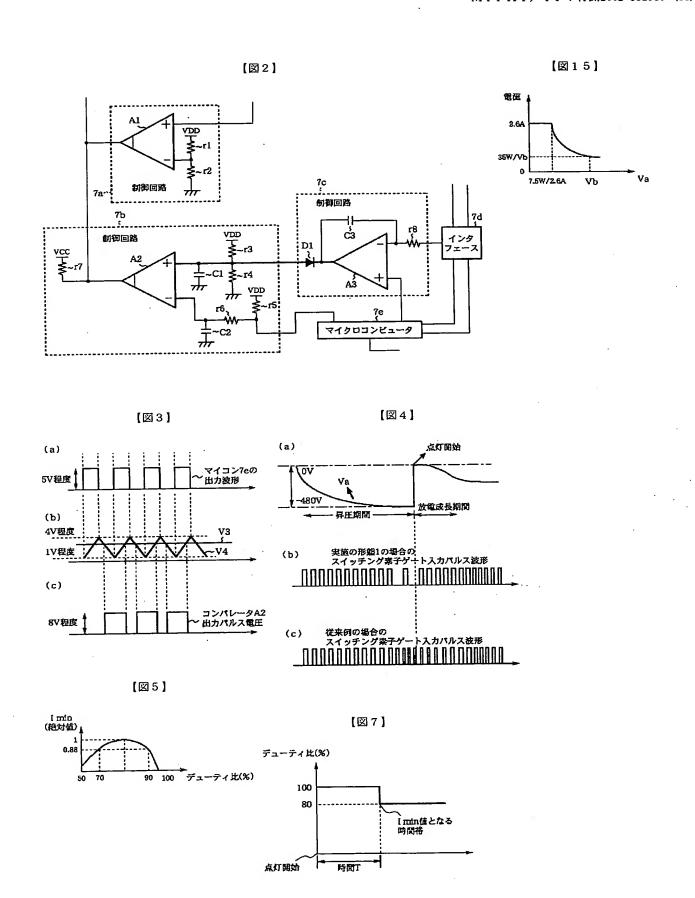
【図15】 放電灯の電圧・電流制御パターンを示す特性図である。

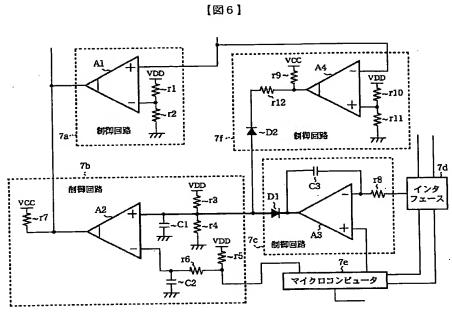
【図16】 放電灯点灯装置の回路上で流れる電流波形を示す模式図である。

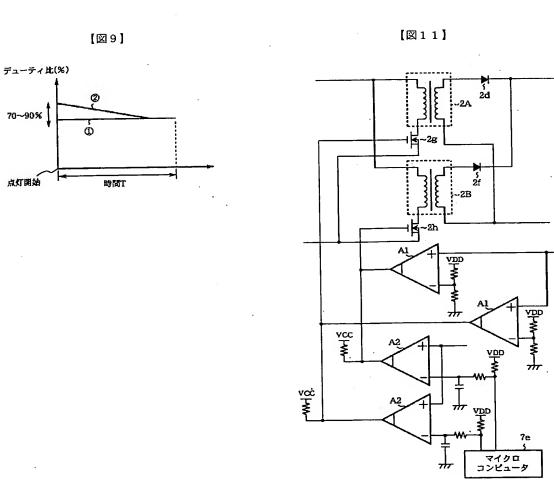
【図17】 点灯開始直後の放電灯を流れる電流の波形を示す波形図である。

【符号の説明】

1 直流電源、2 昇圧回路、2 a 一次側巻き線、2 b 二次側巻き線、2 c, 2 g, 2 h, 6 a ~ 6 d, T r スイッチング素子、2 d, 2 f, D 1, D 2 ダイオード、2 e, 9 c, C 1 ~ C 3 コンデンサ、3 アース線、4 電流検出抵抗、5 電圧検出回路、5 a ~ 5 d, r 1 ~ r 15 抵抗、6 インバータ回路、7,7 c 制御回路、7 a 制御回路(第2の制御回路)、7 d インタフェース、7 e マイクロコンピュータ、7 f, 7 g 制御回路(第3の制御回路)、8 ドライバ、9 始動放電回路、9 a, 2 A, 2 B トランス、9 b 放電管スイッチ、10 放電灯、10 a, 10 b 電極、A1, A2, A4 コンパレータ、A3 オペアンプ、VCC, VDD 電源。











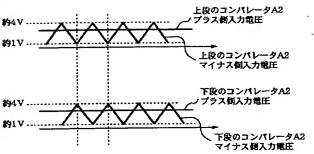
時間

電流

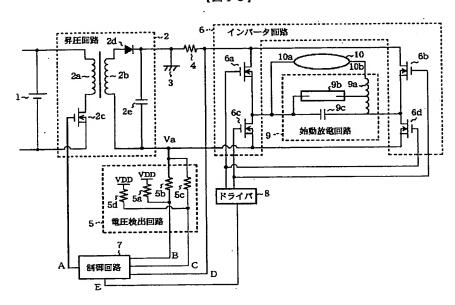
12

点灯開始 放電成長期間

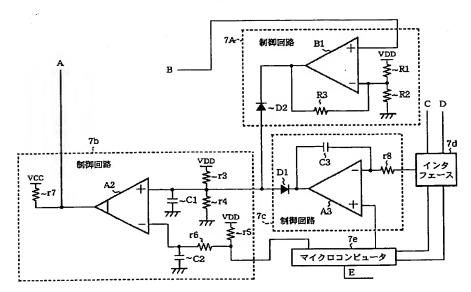
11: 放電灯10を流れる電流 12: コンデンサ2eから放電灯10に 供給される電流 13: 二次頃巻き線2bからダイオード 2dへ流れる電流



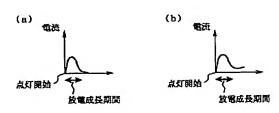
【図13】



[図14]



【図17】



フロントページの続き

(72)発明者 岩田 明彦

東京都千代田区丸の内二丁目2番3号 三 菱電機株式会社内 (72)発明者 浦壁 隆浩

東京都千代田区丸の内二丁目2番3号 三 菱電機株式会社内

F ターム(参考) 3K072 AA10 BA03 BA05 BB10 BC07 CA16 CB02 DA08 DD03 DE05 DE06 GA03 GB18 GC04 HA02 HA10 HB03